

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-236010

(43)Date of publication of application : 13.09.1996

(51)Int.Cl.

H01J 1/30

H01J 9/02

H01J 31/12

(21)Application number : 07-334790

(71)Applicant : AT & T CORP

(22)Date of filing : 22.12.1995

(72)Inventor : JIN SUNGHO
KOCHANSEKI GREGORY PETER
ZHU WEI

(30)Priority

Priority number : 94 361616 Priority date : 22.12.1994 Priority country : US

(54) ELECTRIC FIELD EMISSION ELEMENT USING HYPERFINE DIAMOND PARTICLE-SHAPED EMITTER, AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an electric field emission element using a hyperfine diamond particle-shaped emitter.

SOLUTION: An electronic emitter generates an electronic emission current of 0.1 mA/mm² in a very low electronic field of 8 V/micrometers using an ultra fine diamond particle (5-10000 nm) heat-treated by a hydrogen plasma. The emitter plasma-activates ultra fine diamond particles of nm in size and diamond-coated particles, these particles are changed to suspension liquid or dry particles, drying process is carried out as an option to improve viscosity, and the element is manufactured so as to adhere it to a n-type Si or metal conductive substrate.

LEGAL STATUS

[Date of request for examination] 10.03.1998

[Date of sending the examiner's decision of rejection] 21.03.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 2 3 6 0 1 0

(43) 公開日 平成 8 年 (1996) 9 月 1 3 日

(51) Int. Cl. °	識別記号	庁内整理番号	F I	技術表示箇所
H01J 1/30			H01J 1/30	A
9/02			9/02	B
31/12			31/12	C

審査請求 未請求 請求項の数 1 5 O L (全 1 0 頁)

(21) 出願番号 特願平 7 - 3 3 4 7 9 0
(22) 出願日 平成 7 年 (1995) 1 2 月 2 2 日
(31) 優先権主張番号 3 6 1 6 1 6
(32) 優先日 1 9 9 4 年 1 2 月 2 2 日
(33) 優先権主張国 米国 (U S)

(71) 出願人 3 9 0 0 3 5 4 9 3
エイ・ティ・アンド・ティ・コーポレーション
AT&T CORP.
アメリカ合衆国 1 0 0 1 3 - 2 4 1 2
ニューヨーク ニューヨーク アヴェニュー
オブ ジ アメリカズ 3 2
(72) 発明者 サンゴー ジン
アメリカ合衆国, 0 7 9 4 6 ニュージャ
ージー, ミリントン, スカイライン ドラ
イブ 1 4 5
(74) 代理人 弁理士 三俣 弘文

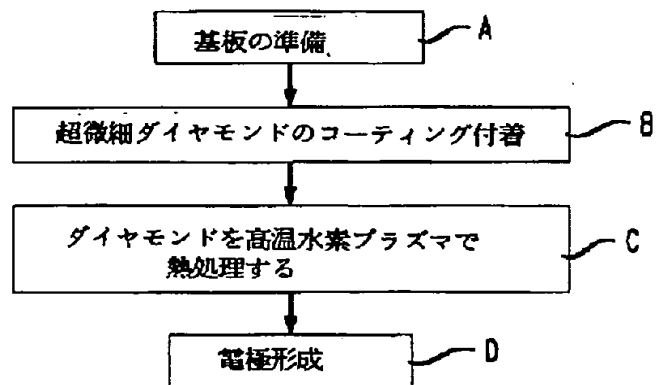
最終頁に続く

(54) 【発明の名称】 超微細ダイヤモンド粒子状エミッタを用いた電界放出素子とその製造方法

(57) 【要約】

【課題】 超微細ダイヤモンド粒子エミッタを用いた電界放出素子を提供する。

【解決手段】 本発明は、極めて低い電界で電子放出の能力を強化するよう処理された市販のダイヤモンド粒子を用いた電子エミッタの製造方法を開示した。電子エミッタは水素プラズマで熱処理された超微細ダイヤモンド粒子 (5 - 1 0 0 0 0 n m) を用いて、8 V / μ m と極めて低い電界で 0 . 1 m A / m m² 以上の電子放出電流を生成できる。エミッタは、n m サイズの超微細ダイヤモンド粒子またはダイヤモンドコーティングされた粒子をプラズマ活性化処理して、この粒子を懸濁液またはドライ粒子にし、粘着性を改善するためにオプションとして乾燥処理を行って、n - タイプ S i または金属の導電性基板に付着するよう製造される。



【特許請求の範囲】

【請求項 1】 電子電界放出素子を製造する方法において、

ダイヤモンド粒子またはダイヤモンドコーティングされた粒子を準備するステップと、

最大サイズが 5 ~ 1 0 0 0 0 nm となるダイヤモンド粒子またはダイヤモンドコーティングされた粒子を、3 0 0 °C を超える温度の水素を含有するプラズマで照射するステップと、

基板を準備するステップと、

前記粒子を前記基板に付着させるステップと、

前記ダイヤモンド粒子に隣接して電極を配置するステップとを含むことを特徴とする電子電界放出素子の製造方法。

【請求項 2】 前記粒子は、1 0 ~ 1 0 0 0 nm の最大サイズを有することを特徴とする請求項 1 の製造方法。

【請求項 3】 前記粒子は、5 0 0 °C を超える温度の前記プラズマで照射されることを特徴とする請求項 1 の製造方法。

【請求項 4】 前記ダイヤモンド粒子またはダイヤモンドコーティングされた粒子は、前記ダイヤモンド粒子を含んだ流体状の懸濁液を用いて、前記基板をコーティングすることにより、前記基板に付着されることを特徴とする請求項 1 の製造方法。

【請求項 5】 ドライ（乾いた）状態の前記ダイヤモンド粒子またはダイヤモンドコーティングされた粒子は、静電気法またはスプリंकフル法により前記基板に付着されることを特徴とする請求項 1 の製造方法。

【請求項 6】 前記ダイヤモンド粒子は、1 0 ~ 3 0 0 nm の最大サイズを有することを特徴とする請求項 1 の製造方法。

【請求項 7】 前記ダイヤモンドは、3 0 分以上の間前記プラズマで照射されることを特徴とする請求項 1 の製造方法。

【請求項 8】 前記ダイヤモンドは、1 2 V / μ m 以下の電界強度で 0 . 1 m A / m m ² 以上の電子放出電流密度を有する素子を形成するのに十分必要な間前記プラズマで照射されることを特徴とする請求項 1 の製造方法。

【請求項 9】 前記照射されたダイヤモンド粒子またはダイヤモンドコーティングされた粒子は、表面の 5 nm 以内に 1 0 体積 % 以下のグラファイトまたはアモルファス炭素相を有することを特徴とする請求項 1 の製造方法。

【請求項 1 0】 前記ダイヤモンド粒子は、1 % ~ 6 0 % の被覆率の単一粒子層の状態の前記基板に付着されることを特徴とする請求項 1 の製造方法。

【請求項 1 1】 請求項 1 により製造された電子電界放出素子において、

導電性表面領域を有する基板と、

5 ~ 1 0 0 0 0 nm の最大径を有し、前記表面領域に付

着される複数のダイヤモンド粒子と、を含み、

前記放出素子は 1 2 V / μ m 以下の電界強度で 0 . 1 m A / m m ² 以上の電子放出電流密度を有することを特徴とする電子電界放出素子。

【請求項 1 2】 前記ダイヤモンド粒子に隣接した開口電極を含むことを特徴とする請求項 1 1 の素子。

【請求項 1 3】 前記開口電極は、5 μ m 以下の最大寸法の開口を有することを特徴とする請求項 1 1 の素子。

【請求項 1 4】 前記ダイヤモンド粒子は、表面の 5 n m 以内に 1 0 体積 % 以下のグラファイトまたはアモルファス炭素相を有することを特徴とする請求項 1 1 の素子。

【請求項 1 5】 フラットパネル電界放出型ディスプレイにおいて、

バックプレートを含んだ陰極を有する真空セルと、透明なフロントプレートと、

バックプレート上の複数の電界エミッタと、

蛍光体コーティングされたフロントプレートと、

前記陽極と前記陰極との間に配置された導電性ゲートとを有し、

前記電界エミッタ陰極は 5 ~ 1 0 0 0 0 nm の最大径を有するダイヤモンド粒子を含み、1 2 V / μ m 以下の電界強度で 0 . 1 m A / m m ² 以上の電子放出電流密度を有する放出電子を実現することを特徴とする改善されたフラットパネル電界放出型ディスプレイ。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】 本発明は電界放出素子に関し、特に、強化された電子放出特性を有する超微細ダイヤモンド材料を用いたフラットパネルディスプレイのような電界放出素子に関する。

【0 0 0 2】

【従来の技術】 今日、適切な陰極材料から真空中への電子の電界放出は、最も有望な真空デバイスの電子ソースである。このようなデバイスにはフラットパネルディスプレイ、マイクロ波パワー増幅器に用いるクライストロンや進行波管、イオンガン、電子ビームリソグラフィ、高エネルギー加速器、自由電子レーザ、電子顕微鏡及び電子マイクロプローブなどが含まれる。最も有望な応用としては、薄いマトリックスアドレス可能なフラットパネルディスプレイに用いられる電界放出である。これについては、例えば、Semiconductor International (December 1991, p.46); C.A.Spindt et al, IEEE Transactions on Electron Devices (vol.38, p.2355, 1991); I.Brodie and C.A.Spindt, Advances in Electronics and Electron Physics (edited by P.W.Hawkes, vol.83, pp.75-87, 1992); J.A.Costellano, Handbook of Display Technology (Academic Press, New York, pp.254, 1992) を参照のこと。

【0 0 0 3】 典型的な電界放出素子は、複数の電界エミ

ッタチップを含んだ陰極と、この陰極から離間配置された陽極とからなる。陽極と陰極管にかかる電圧は陽極に向かう電子の放出を誘起する。

【0004】従来の電子電界放出型フラットパネルディスプレイは、セルの陰極に形成された極微の電界エミッタのマトリクスアレイを有する均一の真空セル（バックプレート）と、透明なフロントプレート上の蛍光体コート陽極とからなる。陰極と陽極の間には「グリッド」または「ゲート」と言われる導電素子がある。一般的には陰極とゲートは垂直交差のストリップとなり、その交差がディスプレイのピクセルを規定する。与えられたピクセルは陰極導体ストリップとゲート導体ストリップの交差により構成され、その間にかけられた電圧により活性化される。大きな正電圧が陽極に印加されて、放出される電子に高いエネルギー（400～3000 eV）を与える。これに関しては、例えば、米国特許第4940916号、第5129850号、第5138237号、第5283500号を参照のこと。

【0005】電界放出素子に使用される陰極材料としては、理想的には次の特性が要求される。

(i) 放出電流は電圧制御可能である。好ましくはこの駆動電圧は集積回路から供給される。一般的な素子の寸法（1 μm のゲート-陰極間隔）においては、25 V/ μm またはそれ以下の電界で電子放出できる陰極は一般的なCMOS回路に適用できる。

(i i) 放出電流密度はフラットパネルディスプレイに対しては0.1～1 mA/ mm^2 を有する。

(i i i) 放出特性はソース間に再現性よく、且つ長時間（数万時間）にわたって安定的である。

(i v) 放出揺らぎ（雑音）は小さくて、素子の機能を制限しない。

(v) 陰極は真空環境における不必要な出来事、例えばイオンボンバードメント、残留ガスとの化学反応、高温及びアークに強い。

(v i) 陰極の製造は廉価で、高度のプロセスを要さず、また多くの応用に適用できる。

【0006】以前の電子エミッタは一般的に金属（例えば、Mo）、または半導体（例えば、Si）により造られ、そこにナノメートルサイズのシャープ状のチップが形成されている。実際に必要な安定性及び再現性を有する放出特性は一応示されていた。しかしながら、これらの材料からの電子放出に必要な制御電圧は、これらの材料の高仕事関数のせいで高かった（約100 V）。高電圧動作は、エミッタチップでのイオンボンバードメント及び表面拡散により不安定性を増加させ、所望の放出電流密度を得るために外部からの電源供給の高パワー密度を必要とする。均一のシャープ状のチップの製造、特に大きな面積のものを製造することは困難で、工程数が多く、且つ高価である。また、これらの材料はイオンボンバードメント、化学活性種及び高温の衝撃を受けやす

い。

【0007】ダイヤモンドは、負電子親和性及びその機械的、化学的な頑丈さを有するため電界エミッタの理想の材料である。ダイヤモンド電界エミッタを採用した電界放出素子は例えば、米国特許第5129850号、米国特許第5138237号、及びOkano et al., Appl. Phys. Lett., (vol. 64, p2742, 1994)に開示されている。ダイヤモンドエミッタの使用可能なフラットパネルディスプレイは共願の米国特許出願第08/220077号、米国特許出願第08/299470号、米国特許出願第08/331458号、米国特許出願第08/332179号に開示されている。

【0008】ダイヤモンドが電界エミッタとして優れているため、ダイヤモンドエミッタに対して低電圧で放出する能力が要求されている。例えば、フラットパネルディスプレイに対して一般的には0.1 mA/ mm^2 の電流密度が要求される。この密度が、エミッタとゲート間に25 V/ μm の電圧をかけることにより実現されれば、低コストCMOS駆動回路をディスプレイに利用することができる。しかし、高品質、で未加工のダイヤモンドは、その絶縁特性のため、安定的に電子を放出することができない。そのため、低電圧放出を実現して、ダイヤモンドの負電子親和性の利点を有効に活用するために、従来ではダイヤモンドはn-タイプの半導体にドーブされている。しかし、信頼性の高いダイヤモンドに対するn-タイプのドーブプロセスは実現されていない。p-タイプ半導体ダイヤモンドはたやすく得ることができるが、電子で充満されたエネルギーレベルはp-タイプダイヤモンドの真空レベルより遥かに低いので、低電圧放出には役立たない。一般的には、0.1 mA/ mm^2 の電流密度の放出を生成するために、p-タイプの半導体ダイヤモンドに対して、70 V/ μm 以上の電界が必要である。

【0009】ダイヤモンドによる低電圧電界の放出を実現するもう1つの方法としては、ダイヤモンドの表面に欠陥密度を増加させるよう、ダイヤモンドの成長または処理を行うことである。これについては、米国特許出願第08/331458号に開示されている。このような欠陥の多いダイヤモンドは一般的にラマン分光によるダイヤモンドピークの1332 cm^{-1} では7-11 cm^{-1} の半値全幅（FWHM）を示し、これらのダイヤモンドにより0.1 mA/ mm^2 の電流密度を放出するのに必要な電界は12 V/ μm と低いレベルを達成することができる。

【0010】

【発明が解決しようとする課題】従って、本発明の目的は、極めて低い電界で電子放出の能力を強化するよう処理された市販のダイヤモンド粒子を用いた電子エミッタの製造方法を提供することである。

【0011】

【課題を解決するための手段】前記課題を解決するために、本発明の電子エミッタは、水素プラズマにより熱処理された超微細ダイヤモンド粒子（ $5-10000\text{ nm}$ ）を用いて、 $0.5-5.0\text{ V}/\mu\text{m}$ と極めて低い電界で $0.1\text{ mA}/\text{mm}^2$ 以上の電子放出電流を生成することができる。この電界値は最適な不完全CVDダイヤモンドのものより1桁ほど低く、p-タイプ半導体ダイヤモンドのものより2桁ほど低い。エミッタは好ましくはナノメートルサイズの超微細ダイヤモンド粒子の懸濁液により製造される。この懸濁液をn-タイプ導電性Siまたは金属製の導電性基板に堆積して、この堆積された基板を水素プラズマに 300°C 以上の温度で30分またはそれ以上の時間熱処理する。得られたエミッタは非常に低いターンオン電圧、良好な均一性及び高電流密度を有する優れた放出特性を示す。またこの放出特性は、プラズマ処理されたダイヤモンド表面を大気中に数カ月間にわたって露出しても保持される。

【0012】

【発明の実施の形態】図1は低電圧電界エミッタ構造体を製造するプロセスを示す。図1のブロックAに示す第1ステップは基板の準備である。この基板は金属、または半導体、または導電性酸化物製である。または基板は絶縁性材料であるが、後で導電性材料をそれに加える。多くの基板、特に酸化物基板の場合、ダイヤモンド堆積を行う前に、水素プラズマによりエッチングされない保護材料層を堆積する方がよい。例えば、 100 nm またはそれ以下のシリコン層は水素と基板との反応を防止できる。

【0013】ブロックBに示す次のステップでは、超微細ダイヤモンド粒子を薄膜状態で基板に付着する。超微細ダイヤモンド粒子を使用する理由は、放出電圧低下の欠陥を形成するだけでなく、小さい曲率半径による電界の集中を得るためである。また、小径はダイヤモンドにおける電子の行程のパス長を減少させ、エミッターゲート構造の構築を簡便化させる。このような超微細粒子は一般的に 5 nm から 1000 nm の最大径を有し、好ましくは 10 nm から 300 nm の最大径を有し、種々の方法により造られる。例えば、高温高压の合成法（爆発法）はE. I. DuPontによりMypoloxと称されるナノメートルダイヤモンド粒子の商品の製造に利用される。また、超微細ダイヤモンド粒子は減圧化学蒸着（CVD）、または過飽和溶液からの析出、または大径粒子の機械的または衝撃誘起の粉碎により製造される。ダイヤモンド粒子は均一なサイズでなる方が望ましく、体積の90%が最大平均径の $1/3$ から3倍までの範囲であるのが好ましい。

【0014】基板のコーティング方法として、ダイヤモンド粒子をキャリア流体に懸濁して、基板にこの混合液を施す。微細粒子の結塊を防止し、平面の基板表面に簡単に施すことができるよう、ダイヤモンド粒子は水また

はアルコールまたはアセトンなどの溶液に懸濁する方がよい。懸濁液はダイヤモンド粒子を薄く、均一にコーティングすることを容易にする。このコーティング方法には、スプレーコート、スピンコート、ゾルゲル法、電気泳動などが含まれる。コーティング層は $10\text{ }\mu\text{m}$ 以下の厚さを有し、好ましくは $1\text{ }\mu\text{m}$ 以下で、さらに好ましくは表面の1%から90%までの面積を被覆するダイヤモンド粒子の単一層となる。

【0015】ダイヤモンド粒子と基板との粘着性を得るために、両者間の熱膨張の差を最小にする必要がある。両者の熱膨張係数の差は10倍以下でよく、好ましくは6倍以下である。基板（例えば、ガラスまたはタンタル）の熱膨張がダイヤモンドと異なるため、堆積された薄膜の厚さは1%から60%の被覆率で単一層の3倍以下、または単一の粒子層を有することが有利である。エミッタ層と導電性基板の表面の何れか、またはその両方は一般的に、行または列のパターンの所望のエミッタ構造でパターン化されて、放出が所望の領域のみに起こる。そして、キャリア液体は次のプラズマ処理において蒸発、または燃焼する。

【0016】また、懸濁液の代わりに、超微細ダイヤモンド粒子は元素金属またはハンダ粒子の合金のような導電性粒子と溶剤または付加のバインダ（後で熱分解できる）のもとで混合してスラリーを形成することもできる。この場合、基板は非導電性でもよく、混合体はスクリーン印刷され、または周知の方法を用いてノズルを通して基板に塗布されて、所望のエミッタパターンを形成する。ハンダ（特に低融点ハンダ、例えば、 Sn 、 In 、 Sn-In 、 Sn-Bi 、 Pd-Sn ）は溶解されて、ダイヤモンド粒子の粘着性を促進し、エミッタチップと導電することを実現する。別法として、懸濁液またはスラリーの代わりに、ドライダイヤモンド粒子が静電気堆積法、または電気泳動法、またはスプリンクル法により導体被覆した基板の表面に付着される。そして、ダイヤモンド粒子は物理的に柔軟性のある導電性層に埋め込み、または導体に化学的にボンディングすることにより表面に固着される。

【0017】基板の表面にある導電性層は金属製、または半導体製の何れかである。ダイヤモンド粒子の粘着性のため、導電性層はカーバイド形成元素または他の組合せ、例えば、 Si 、 Mo 、 W 、 Nb 、 Ti 、 Ta 、 Cr 、 Zr 、 Hf を含有することが有利である。これらの元素の合金は高い導電性金属、例えば、銅と一緒に使用することが特に有利である。

【0018】導電性層は多層またはステップ状に形成され、導電性材料の1つまたは複数の上部層は不連続でもよい。放出の均一性を改善するために、高い導電率のダイヤモンド粒子と基板の界面から離れた導電性層の一部に、これらの部分のインピーダンスを増やすためエッチング、または他の処理を施してもよい。特別の材料及び

処理条件により、電界エミッタはディスプレイのピクセル間品質の変動を起こす不均一性を生じることが可能である。ディスプレイ均一性を改善するために、各ピクセル及び／または各エミッタに直列となる電気インピーダンスを追加して、最適電界放出の粒子からの放出電流を制限する方がよい。これにより、他のエミッタサイトが放出を分配して、さらに均一なディスプレイを提供する。最上層の連続導電性表面の上に超微細ダイヤモンド粒子が粘着され、その抵抗率は少なくとも $1 \text{ m}\Omega \cdot \text{cm}$ であり、好ましくは少なくとも $1 \Omega \cdot \text{cm}$ である。この抵抗率は $10 \text{ K}\Omega \cdot \text{cm}$ 以下必要である。粒子間距離より大きい距離で測定された表面抵抗については、導電性表面は一般的に $1 \text{ M}\Omega/\text{square}$ 以上の表面抵抗率を有し、好ましくは $100 \text{ M}\Omega/\text{square}$ 以上を有する。

【0019】図1のブロックCに示した第3ステップでは、ダイヤモンド粒子を水素プラズマにさらしてそれを活性化する。被覆された基板（必要ならば、乾燥した後）は高温の水素プラズマ処理のため真空チャンパーに入れられる。プラズマは優位を占める水素からなり、例えば、0.5原子%以下、好ましくは0.1原子%以下の炭素のような他の元素を少量含んでもよい。基板は一般的に 300°C を超える温度、好ましくは 400°C を超える温度、さらに好ましくは 500°C を超える温度のプラズマで処理される。この水素プラズマ処理の時間は、 $12 \text{ V}/\mu\text{m}$ の電界強度において $0.1 \text{ mA}/\text{mm}^2$ 以上の電子放出電流密度を有する素子を形成するように設定される。この時間は一般的に $T = 300^\circ\text{C}$ 、 $1 \mu\text{m}$ 以下のダイヤモンド膜の厚さにおいて30分を超えるが、温度が高いほど、膜の厚さが薄いほど、処理時間が短くなる。

【0020】図2はダイヤモンド粒子を活性化するために使用される装置を示す。この装置は真空チャンパー20を含み、この真空チャンパー20にはマイクロ波21とヒーター22が装備されている。被覆された基板23はヒーター22に配置される。水素プラズマ24（純水素ガス）がマイクロ波エネルギーにより励起され、基板の上に形成される。基板温度はプロセスの速度及び効率のために好ましくは 300°C 、最も好ましくは 500°C に保持される。しかし、利便性のため、この温度は 1000°C 以下である。代表的なプラズマパラメータとしては、マイクロ波パワー入力は 1 kW で、圧力は $10 \sim 100 \text{ Torr}$ である。熱処理の時間は温度及びダイヤモンド膜の厚さにより一般的に1分から100時間の範囲にあり、好ましくは10分から12時間にある。

【0021】マイクロ波プラズマは別のプラズマに置き換えることができ、または無線周波数（RF）または直流電流（DC）によりアーク励起される。活性化原子水素のソースを形成する別の方法としては、 2000°C 以上に加熱できるタングステンまたはタンタルの熱フィラメント法、RFまたはDCプラズマトーチランプまたは

ジェット、燃焼火炎の方法がある。

【0022】図3は得られた電界エミッタ30を示す。この電界エミッタ30は基板31を有し、この基板31は複数の活性化超微細ダイヤモンドエミッタ粒子33が付着した導電性表面32を有する。ディスプレイの応用においては、ディスプレイの各ピクセル上のエミッタ材料（冷陰極）は多数のエミッタを形成して、1つは放出特性を平均化させ、ディスプレイの品質の均一性を保証する。ダイヤモンド粒子の超微細化により、電界エミッタ30は多数の放出点を提供し、面積の10%が被覆され、エミッタの10%が活性化され、ダイヤモンド粒子のサイズが $100 \mu\text{m}$ であると仮定すると、 $100 \mu\text{m} \times 100 \mu\text{m}$ 面積の1ピクセルあたりに 10^4 以上のエミッタチップを有する。本発明の好ましいエミッタ密度は少なくとも $1/\mu\text{m}^2$ であり、さらに好ましくは $5/\mu\text{m}^2$ 以上であり、さらに好ましくは $20/\mu\text{m}^2$ である。低印加電圧で効率的に電子放出することは一般的に冷陰極に近く（一般的に約 $1 \mu\text{m}$ の距離で）配置されたゲート電極により実現されるので、多数エミッタの能力を最大限に引き出すためにエミッタボディの上に多数ゲート開口を使用することが有利である。また、ゲート構造は微細サイズに形成され、多数の開口により最大放出効率をできる限り発揮する。

【0023】図4、図5は $50 \sim 100 \text{ nm}$ の粒子で被覆された超微細ダイヤモンドのプラズマ処理後のSEMとTEM写真を示す。図6に示している電子回折パターンからコーティングがダイヤモンド相になっており、グラファイトまたはアモルファス炭素相のような非ダイヤモンド相の存在はほとんどないことを示している。しかし、回折法は結晶性ダイヤモンド構造が優位にある場合、少量のグラファイト及びアモルファス炭素相に対して敏感ではない。実は、すべての超微細の材料は欠陥を含んでいる。ダイヤモンドの場合では、代表的な欠陥の1つはグラファイトまたはアモルファス炭素相である。他の欠陥には空孔のような点欠陥と、転位のような線欠陥と、双晶及び積層欠陥のような面欠陥がある。

【0024】多量のグラファイトまたはアモルファス材料のような非ダイヤモンド相の存在は望ましくない。それは、エミッタ動作中に分解されて、ディスプレイの他の部分にスートまたは微粒子として堆積される。この超微細ダイヤモンド粒子中のグラファイトまたはアモルファス不純物の量は精確に把握されていないが、本発明による低電圧放出ダイヤモンド粒子は優位のダイヤモンド構造を有し、10体積%以下、好ましくは2体積%以下、さらに好ましくは1体積%以下のグラファイトまたはアモルファス炭素相が表面 5 nm 内に存在する。この優位にあるダイヤモンド成分は、グラファイトまたはアモルファス炭素が、前述した水素プラズマプロセスによりエッチングされることと一致する。初期に粒子に存在するグラファイトまたはアモルファス炭素領域は優先的

にエッチングされて、特に電子放出の起こる表面領域でエッチングされ、さらに完全なダイヤモンド結晶構造が得られる。

【0025】図7はプラズマ処理されないダイヤモンド(カーブa)、及び処理されたダイヤモンド(カーブb)の放出I-V曲線の測定結果を示す。電圧は周期的に0から最大(+2000V)に上昇して、そして0に減少する。プラズマ処理されない超微細ダイヤモンドでは、陽極のプロープがダイヤモンド表面に非常に近い(この場合、 $3.3\mu\text{m}$)ところまで移動するとき

に起こったアークを除いて、電子放出が得られなかった(カーブa)。これは、プロープからの強い電界のもとで予期しない表面の電気ブレイクダウンを示す。アークにより、ダイヤモンドコーティングの表面はダメージを受け、ダイヤモンドの蒸気によりクレターが形成される。この電気ブレイクダウンは処理されないダイヤモンド粒子の絶縁特性、及び粒子間及び粒子と基板間の不良な接触状態に起因すると考えられる。

【0026】しかし、ダイヤモンドコーティングは875℃の温度で4時間水素プラズマで処理されると、特徴

10

20

より大幅に少ない。同一のサンプル及び他の同様な処理を行ったサンプルの異なる場所で行った放出特性の再現性試験は $0.1\text{mA}/\text{mm}^2$ の電流密度に対して一致して $0.5\sim 1.5\text{V}/\mu\text{m}$ の電界を得た。本発明の処理によるダイヤモンド粒子は一般的に約 $12\text{V}/\mu\text{m}$ 以下の電界で、さらに一般的には $5\text{V}/\mu\text{m}$ 以下の電界で、好ましくは $1.5\text{V}/\mu\text{m}$ 以下の電界で電子を放出する。

【0027】ナノメートルダイヤモンドコーティングのプラズマ処理された表面では、その放出特性は大気への露出に敏感ではなく、非常に安定的であった。サンプルが高温プラズマ処理の後に大気に数週間または数カ月間にわたって露出されても、プラズマ処理されたばかりのダイヤモンドサンプルと同様な放出挙動を示した。これは、プラズマ処理されたダイヤモンド表面は化学的に安定していることを示している。しかし、プラズマ処理された表面は 400eV の水素イオンのような活性イオンによるボンバードメントにさらされるとき、放出は基本的に静められ、処理されたダイヤモンドは処理されないダイヤモンドコーティングと同様な挙動を示す。これは、イオンボンバードメントがプラズマ熱処理されたダイヤモンド粒子の表面にダメージを与え、これが放出に影響を与えることを示す。これらの表面特性は炭素バンドの水素終端に関連する可能性があるが、正確には現時点ではまだはっきりとは分らない。

【0028】表1は各種の条件で処理された超微細ダイヤモンド粒子のコーティングの電界データを示す。

【表1】

各種の条件で処理された超微細ダイヤモンド粒子サンプル及び
対応する電子放出に必要な電界

サンプル (すべては n - タイプ Si 基板に付着した)	0.1mA/mm ² の放出電流密度を生成 するのに必要な電界 (V/μm)
未処理サンプル	電気アークと表面ダメージ
500℃、30分の流れるH ₂ の中で処理された	電気アークと表面ダメージ
870℃、1時間の流れるH ₂ の中で処理された	電気アークと表面ダメージ
450℃、48時間のH ₂ プラズマの中で処理された	7. 2
830℃、1時間のH ₂ プラズマの中で処理された	1. 4
800℃、3時間のH ₂ プラズマの中で処理された	1. 3
875℃、10時間のH ₂ プラズマの中で処理された	0. 5 ~ 1. 4

明らかに、活性化水素環境（プラズマ）と高温の両方は低電界で電子放出を実現するため超微細ダイヤモンド粒子を効率的に処理するのに必要である。非活性化水素ガスで行った熱処理は電子放出を形成できず、低温プラズマ処理の場合では高い電界が必要となった。プラズマ照射は好ましい温度 $T \geq 300^\circ\text{C}$ 、さらに好ましい温度 $T \geq 400^\circ\text{C}$ で好ましい処理時間 $t > 30$ 分行われる。

【0029】プラズマ処理の正確な役割はまだはっきり分からないが、水素プラズマが炭素と酸素または窒素による汚染を除去することによりダイヤモンド表面を洗浄して、低または負電子親和性とともに入素終端ダイヤモンド表面を導入する可能性がある。表面及び粒界にある水素プラズマはグラファイトまたはアモルファス炭素相を除去することもできる。また、処理は粒子間及び粒子と基板間の接触を改善して、バルク及び表面の導電率を増加させる。この導電性接触は安定した電子放出プロセスを支えるために特に重要である。ナノメートルのダイヤモンド粒子の構造は、空孔や転位や積層欠陥や双晶やグラファイトまたはアモルファス炭素相の不純物などのような様々な種類のバルク構造欠陥を含有する。これらの欠陥の濃度が高いとき、それはダイヤモンドのバンドギャップ内にエネルギーバンドを形成することができ、

低電界での電子放出を実現する。

30 【0030】図1のステップDに示す電界放出素子の製造の最終ステップは、隣接したダイヤモンド層での放出を励起する電極を形成する。この電極は米国特許第08/299674号に開示されている高密度開口ゲート構造となっている。超微細ダイヤモンドエミッタと高密度ゲート開口構造との結合はサブミクロンにとって特に重要である。この高密度ゲート開口構造はミクロンまたはサブミクロンサイズの粒子マスクを用いることにより容易に得られる。超微細ダイヤモンド粒子状エミッタは導電性基板の表面に粘着され、水素プラズマにより活性化された後、マスク粒子（一般的に $5\mu\text{m}$ 以下、好ましくは $1\mu\text{m}$ 以下の最大径を有する金属、またはセラミックス、または塑性粒子）は、スプレーまたはスプリンクルによりダイヤモンドエミッタ表面に付着される。SiO₂またはガラスのような誘電体膜層が蒸着またはスパッタリングによりマスク粒子の上に堆積される。CuまたはCrのような導電性層が誘電体層の上に堆積される。陰影効果により、各マスク粒子の下のエミッタ面積は誘電体膜を有さない。そして、マスク粒子は容易にブラシまたは気体により吹き飛ばされ、高密度の開口を有するゲート電極が残される。

【0031】図8はマスク粒子12が除去される前の構造を示す。活性化ダイヤモンド粒子11のエミッタ層は基板10の導電性層50に付着される。誘電体層80はエミッタ11と開口ゲート電極81をマスク粒子12により被覆された領域以外で絶縁させる。マスク粒子を除去して素子を完成させる。

【0032】一般的な応用においては、ゲート電極とエミッタは放出領域のグリッドを規定するため、それぞれ交差するストリップ状に堆積される。図9はエミッタ領域のx-yマトリックスを形成するエミッタアレイのコーラム90と開口ゲート導体アレイの列91とを示す。これらの列とコーラムはエミッタ材料の低コストスクリーン印刷（例えば、100μm幅のストリップ）と、例えば、100μm幅の平行ゲートでもって露出の金属マスクを介したゲート導体の物理蒸着により形成される。特別の行のゲートと特別の列のエミッタの活性化電圧により、特定のピクセルは電子を放出する行と列の交差点で選択的に活性化される。

【0033】これらの低電圧エミッタは好ましくは電子放出型フラットパネルディスプレイのような電界放出素子の製造に利用される。図10は低電圧粒子状エミッタを用いたフラットパネルディスプレイの断面図を示す。このディスプレイは複数の低電圧粒子状エミッタ147を含んだ陰極141と、真空セル内のエミッタから間隔を置いて配置される陽極145とからなる。透明絶縁基板146上に形成された陽極導体145は蛍光体層144とともに提供され、柱状の支持物（図示せず）に搭載される。陰極と陽極の間、エミッタに非常に近接した場所に、導電性ゲート層143が配置される。ゲート143は薄い絶縁層142により陰極141から離間される。

【0034】陽極とエミッタ間の空間はシールされ、真空にされ、電圧は電源供給148により供給される。電子エミッタ147から電界放出された電子はゲート電極143により各ピクセル上の多重エミッタ147から陽極基板146にコーティングされた陽極導電性層145（一般的には酸化インジウム錫のような透明性導体）まで加速される。蛍光体層144は電子エミッタと陽極の間に配置される。加速された電子が蛍光体に衝撃を与えると、ディスプレイイメージが生成される。

【0035】また、低電界ナノメートルダイヤモンドエミッタはフラットパネルディスプレイだけでなく、x-yマトリックスアドレス可能な電子ソース、電子線リソグラフィ用の電子ガン、マイクロ波パワー増幅器、イオンガン、顕微鏡、コピー機、ビデオカメラなどを含む様々な電界放出デバイスの冷陰極として広く利用される。

【発明の効果】以上述べたように、本発明の方法により得られたエミッタは非常に低いターンオン電圧、良好な均一性及び高電流密度を有する優れた放出特性を示した。またこの放出特性は、プラズマ処理されたダイヤモ

ンド表面を大気に数日間露出しても保持された。

【図面の簡単な説明】

【図1】本発明による電界放出素子の製造プロセスを表すフローチャート図。

【図2】図1のプロセスに使用される装置の概略図。

【図3】図1のプロセスに示されたプラズマ処理ステップにより形成された構造を表す図。

【図4】図3に示されたタイプの素子の超微細ダイヤモンドコーティングのSEM写真。

【図5】図3に示されたタイプの素子の超微細ダイヤモンドコーティングのTEM写真。

【図6】図3に示されたタイプの素子の超微細ダイヤモンドコーティングの電子回折パターン写真。

【図7】875℃、4時間で水素プラズマ熱処理の前（カーブa）及び後（カーブb）の超微細ダイヤモンドの電圧と電子放出電流との関係を表す実験結果。

【図8】製造の最後段階における電界放出素子の断面図。

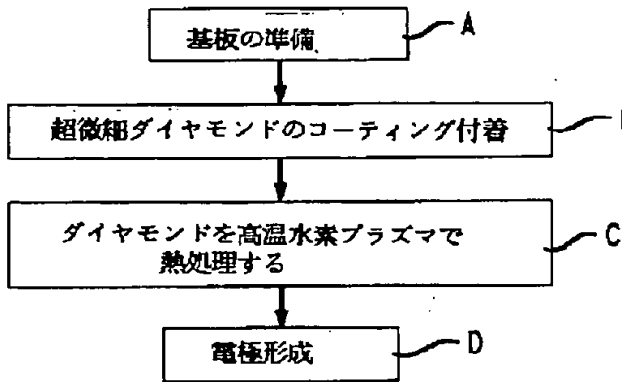
【図9】エミッタ領域のグリッドを表す上面図。

【図10】本発明による電界エミッタを用いた電界放出フラットパネルディスプレイ素子を表す図。

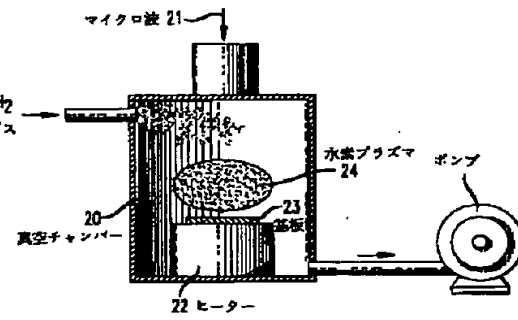
【符号の説明】

- 10 基板
- 11 エミッタ
- 12 マスク粒子
- 20 真空チャンバー
- 21 マイクロ波
- 22 ヒーター
- 23 基板
- 24 水素プラズマ
- 30 電界エミッタ
- 31 基板
- 32 導電性表面
- 33 超微細ダイヤモンド粒子
- 40、41 開口
- 50 導電性層
- 80 誘電体層
- 81 ゲート電極
- 90 陰極
- 91 ゲート電極
- 140 基板
- 141 陰極
- 142 絶縁層
- 143 導電性ゲート層
- 144 蛍光体層
- 145 導体
- 146 透明絶縁基板
- 147 粒子状エミッタ
- 148 電源供給

【図 1】

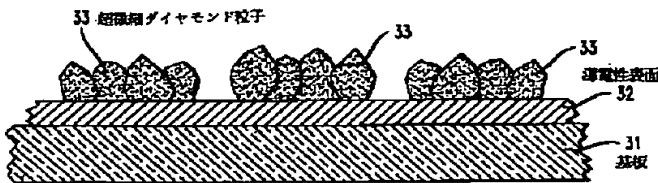


【図 2】

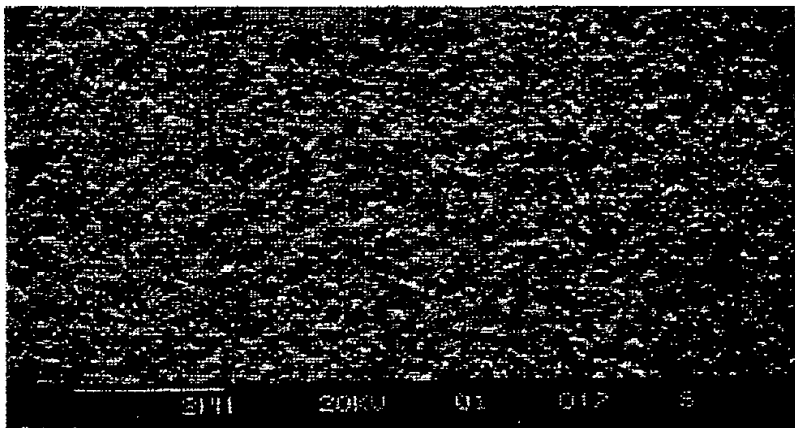


【図 6】

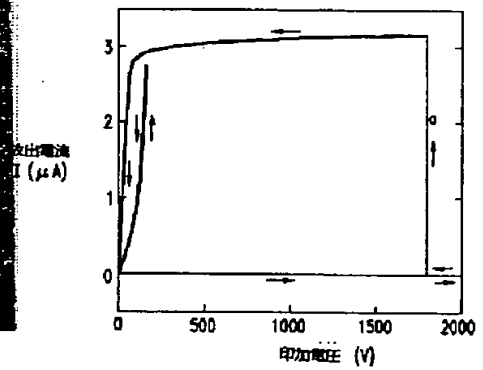
【図 3】



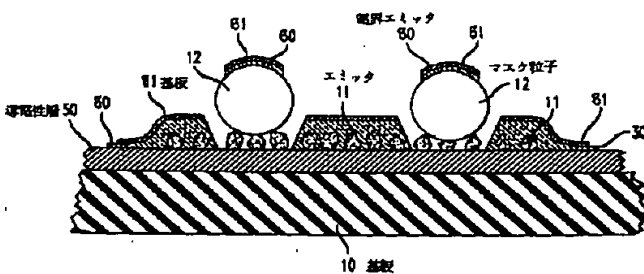
【図 4】



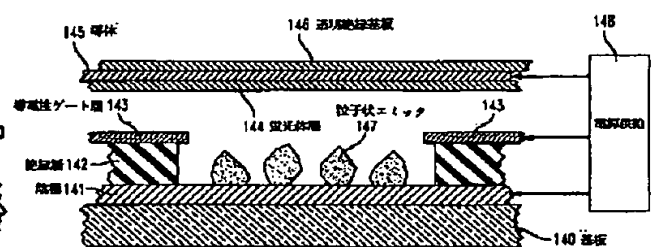
【図 7】



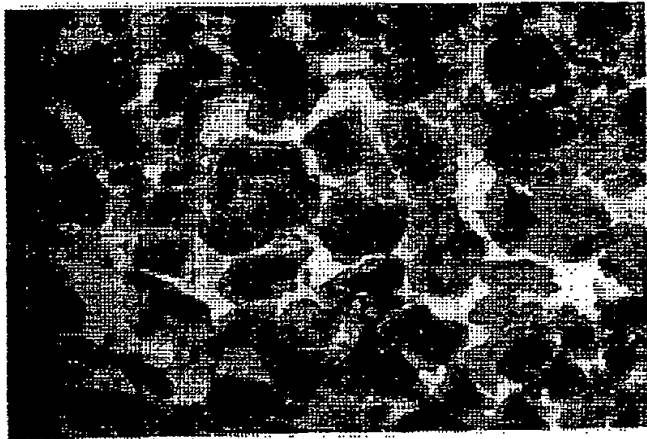
【図 8】



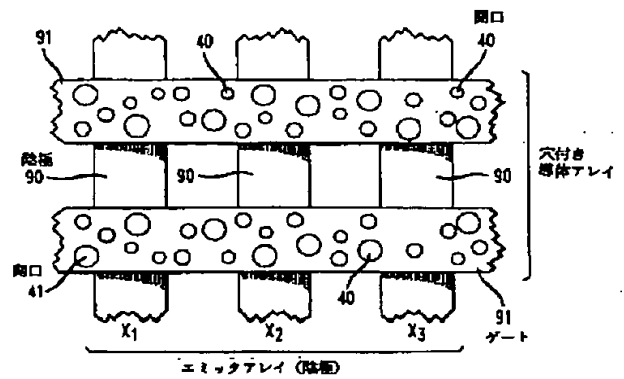
【図 10】



【図 5】



【図 9】



フロントページの続き

- (72)発明者 グレゴリー ピーター コチャンスキー
 アメリカ合衆国, 0 8 8 1 2 ニュージャ
 ーシー, デュネレン, サード ストリート
 3 2 4
- (72)発明者 ウェイ ズー
 アメリカ合衆国, 0 7 0 6 0 ニュージャ
 ーシー, ノース プレインフィールド, ノ
 ース ドライブ 3 7 5, アパートメント
 ディー 7

BEST AVAILABLE COPY